

광범위한 포토다이오드용 트랜스임피던스 증폭기는 까다로운 조건을 요구한다

Transimpedance Amplifiers for Wide Range Photodiodes Have Challenging Requirements

포토다이오드(광다이오드)는 다양한 애플리케이션 분야에서 빛을 전류나 전압으로 변환하는 데 사용된다. 이러한 애플리케이션은 태양광 전지와 광 데이터 네트워크에서부터 정밀 계측기, 크로마토그래피(색층분석), 의료 장비에 이르기까지 다양하다.

글/Brian Black, Product Marketing Manager, Glen Brisebois, Senior Applications Engineer, Linear Technology

포토다이오드(광다이오드)는 다양한 애플리케이션 분야에서 빛을 전류나 전압으로 변환하는 데 사용된다. 이러한 애플리케이션은 태양광 전지와 광 데이터 네트워크에서부터 정밀 계측기, 크로마토그래피(색층분석), 의료 장비에 이르기까지 다양하다. 이러한 모든 애플리케이션이 공통적으로 포토다이오드 출력을 버퍼링하고 스케일링하기 위한 회로를 필요로 한다. 높은 속도와 높은 동적 범위를 필요로 하는 애플리케이션에서는 그림 1에서 보는 것과 같은 트랜스임피던스 증폭기(TIA)를 흔히 사용한다. 이 그림에서는 피드백 커패시턴스를 기생 커패시턴스로 표시하고 있다. 많은 애플리케이션에서 이것은 안정성 측면에서 계획적으로 배치하는 커패시터이다.

이 회로에서 포토다이오드는 '광전도 모드'로서 음극(cathode)으로 바이어스 전압을 인가하고 있다. 2개 연산 증폭기 입력 사이의 가상 연결이 양극(anode)을 접지로 유지하고, 그림으로써 포토다이오드로 일정한 역 바이어스 전압이 인가되도록 한다. 포토다이오드는 전류 소스(빛 세기에 비례), 커패시터, 대형 저항, 소위 말하는 암전류가 병렬로 연결된 것으로 볼 수 있다. 다이오드 상의 바이어스 전압이 높을수록 포토다이오드 커패시턴스는 작아진다. 이렇게 하면 속도 측면에서 좋은데, 실제로는 포토다이오드가 높은 역 전압을 견뎌야 하므로 사용에 제한적이다.

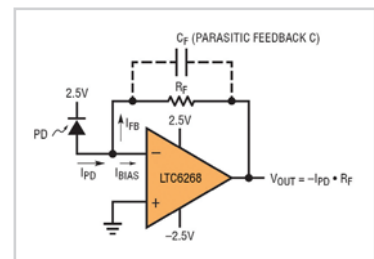
포토다이오드가 발생시키는 전류(I_{PD})를 TIA 회로가

Photodiodes are used in a wide variety of applications to transform light into a current or voltage which can then be used in electronic circuits. These range from solar cells to optical data networks, from precision instruments to chromatography to medical imaging. All of these applications share a need for circuitry to buffer and scale the photodiode output. For applications requiring high speed and high dynamic range, transimpedance amplifier (TIA) circuits like the one shown in Figure 1 are often used. In

this figure, the feedback capacitance is shown as a parasitic capacitance. For many applications, this is a deliberately placed capacitor to ensure stability.

This circuit has the photodiode in "photoconductive mode" with a bias voltage applied to the cathode. The virtual connection between the two op amp inputs holds the anode at ground, thus applying a constant reverse bias voltage across the photodiode. A photodiode can be thought of as a

Figure 1. Transimpedance Amplifier



증폭하고 트랜스임피던스 이득 저항(이 글에서는 피드백 저항 R_f 과 함)을 거쳐서 출력 전압으로 변환한다. 이상적으로는 이 전류가 전부 R_f 를 통해서 흘러야 하겠지만(다시 말해서 $I_{FB} = I_{PD}$) 실제로는 증폭기가 연산 증폭기 입력 바이어스 전류의 형태로 이 전류에서 얼마간을 훔쳐간다. 이러한 바이어스 전류가 출력 상에서 오차 전압을 일으키고 동적 범위를 제한한다. 이득 저항이 커질수록 이 효과가 커진다. 그러므로 요구되는 동적 범위와 전반적인 정확도를 달성하기 위해서는 바이어스 전류가 아주 낮은 증폭기를 선택해야 한다(입력 오프셋 전압과 입력 오프셋 전압 드리프트 또한 낮아야 한다).

또 다른 고려해야 할 문제는, 온도에 따른 연산 증폭기 입력 전류 변동이다. 바이폴라 입력 스테이지를 사용하는 연산 증폭기는 입력 전류가 꽤 일정하다. 그런데 이 전류가 실온에서도 아주 높아서(nA 혹은 심지어는 μA) 많은 고 트랜스임피던스 이득 애플리케이션의 경우에 버퍼링 하지 않는 바이폴라 증폭기는 적합하지가 않다. 이러한 이유에서 바이폴라 증폭기가 아니라 FET 입력 스테이지를 사용하는 연산 증폭기가 선호되고 있다. 이러한 증폭기는 입력 전류가 근본적으로 낮아서 수 피코암페어 대에 이르거나 실온일 때는 더욱 더 낮다. 하지만 온도가 상승함에 따라서 입력 ESD 보호 다이오드가 누설을 일으키고, 이로 인해 입력 전류가 온도 증가에 따라 기하급수적으로 증가한다. 그럼으로써 실온(25°C)일 때 pA 바이어스 전류인 연산 증폭기가 125°C일 때는 nA 입력 전류에 달하는 것이 드물지 않다. 이 글에서는 ESD 다이오드를 부트스트랩핑 함으로써 바로 이와 같은 문제를 해결하는 연산 증폭기에 대해서 설명하고 있다. 또 다른 방법으로는 디스크리트 FET를 사용해서 증폭기 입력 상에서 포토다이오드를 버퍼링할 수 있다. 하지만 이 방법은 추가적인 소자와 그만큼의 추가적인 보드 공간을 필요로 하며 입력 커패시턴스가 상대적으로 높다.

또한 동적 범위는 최대 출력 신호 대 잡음의 비이므로, 또 다른 중요한 점은 잡음이 충분히 낮은 연산 증폭기를 선택해야 한다는 것이다. R_f 와 C_{IN} 의 값에 따라서 달라지기는 하지만, 연산 증폭기 전류 잡음과 전압 잡음 둘 다 중요하다. 입력 커패시턴스 C_{IN} (그림 2)은 포토다이오드 커패시턴스, 증폭기 입력 커패시턴스, 부유 보드

current source (proportional to light intensity), a capacitor, a large resistor, and a so-called dark current all connected in parallel. The larger the bias voltage across the diode, the smaller the photodiode capacitance tends to become. While this is good for speed, it is limited in practice by the capability of a photodiode to withstand large reverse voltages.

The current generated by the photodiode (I_{PD}) is amplified by the TIA circuit and converted to an output voltage through the transimpedance gain resistor (also referred to here as the feedback resistor, or R_f). Ideally all of this current flows through R_f (i.e., $I_{FB} = I_{PD}$), but in practice the amplifier “steals” some of this current in the form of op amp input bias current. This bias current results in an error voltage at the output and limits dynamic range. The larger the gain resistor, the greater this effect. It is important to select an amplifier with sufficiently low bias current (as well as input offset voltage and input offset voltage drift) to achieve the required dynamic range and overall accuracy.

One other consideration is the effect of op amp input current variation over temperature. Op amps with bipolar input stages have fairly constant input current. But this current is so high even at room temperature (nA or even μA) that unbuffered bipolar amplifiers are not suitable for many high transimpedance gain applications. For this reason, op amps with a FET input stage are often preferred over bipolar amplifiers because they have inherently lower input current - often in the single digit picoampere range or even lower at room temperature. But input ESD protection diodes leak as they get hot, causing the input current to rise exponentially with temperature. It is not unusual for an op amp with pA bias current at room temperature to have nA input current at 125°C. An op amp that addresses this problem by bootstrapping the ESD diodes is described later in this article. Another alternative is to use a discrete FET to buffer the photodiode at the amplifier input, but this requires an additional component and the associated board space and has relatively high input capacitance.

Since dynamic range is the ratio of maximum output

커패시턴스의 조합이다. 트랜스임피던스 증폭기 회로에서는 전류 잡음이 R_F 로 곱해져서 출력 전압 오차로서 나타난다. 또한 증폭기 전압 잡음은 잡음 이득으로 곱해진다. 그러므로 R_F 값이 높을수록 전류 잡음(i_n)이 더 우세해지고, C_{IN} 이 높은 회로에서는 전압 잡음(e_n)이 우세해진다. 그런데 전류 잡음과 전압 잡음 둘 다 낮은 연산 증폭기를 찾는다는 것이 그렇게 쉽지만은 않은 과제이다.

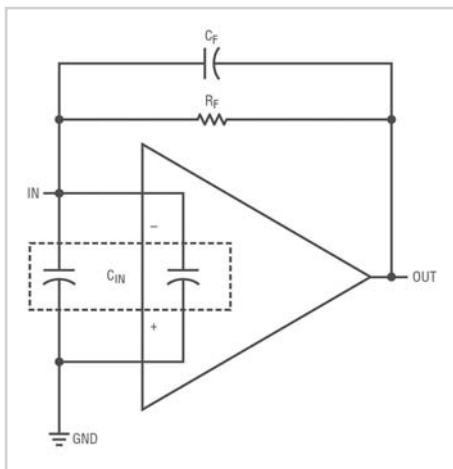
입력 커패시턴스는 또 대역폭을 제한한다. 이 문제를 대하는 한 가지 방법은, 입력 커패시터의 임피던스를 통상적인 반전 연산 증폭기 구성에서의 이득 저항(R_G)으로 보는 것이다. 이 커패시터가 클수록 임피던스가 작아지고 연산 증폭기가 겪는 유효 이득($1+R_F/R_G$) 다시 말해서 소위 말하는 잡음 이득이 높아진다. 이득-대역폭 곱은 일정하다는 점에서 증폭기 대역폭은 이득에 반비례한다. 이것은 다시 말해서 입력 커패시턴스가 높으면 회로 대역폭을 제한한다는 뜻이 된다. 이 문제는 또한 안정성 측면에서 생각해볼 수 있다. 연산 증폭기 입력 상의 커패시턴스는 주파수 도메인에서 보았을 때 극점(pole)을 생성하거나 시간 도메인에서 보았을 때 지연(delay)을 일으킬 수 있다. 이는 피드백 커패시터(C_F)를 추가함으로써(기생적인 것이 아니고 의도적인 것) 이 극점을 보정할 수 있고 이로 인해 회로를 안정적이게 할 수 있다. 그런데 이 커패시턴스가 높을수록 회로 대역폭이 더 많이 제한된다. 그러므로 입력 커패시턴스가 낮은 증폭기를 선택해야 하고 보드를 레이아웃 할 때 부유 입력 커패시턴스와 피드백 커패시턴스

signal to noise, it is also important to select an op amp with sufficiently low noise. Op amp current noise and voltage noise both matter, in varying degrees depending on the value of R_F and C_{IN} . The input capacitance, C_{IN} (see Figure 2), is a combination of the photodiode capacitance, the amplifier input capacitance, and stray board capacitances. In transimpedance amplifier circuits, the current noise is multiplied by R_F , causing noise to appear as an output voltage error. Also, the amplifier's voltage noise is multiplied by the noise gain. So for higher R_F values, current noise (i_n) becomes more dominant, and for circuits with high C_{IN} , voltage noise (e_n) dominates. Finding an op amp with both low current noise and low voltage noise can be challenging.

Input capacitance also limits bandwidth. One way to think about this is to consider the impedance of the input capacitor as the gain resistor (R_G) in a conventional inverting op amp configuration. The larger the capacitor, the smaller the impedance and the larger the effective gain the op amp "sees" ($1+R_F/R_G$), often called the noise gain. Since an amplifier's bandwidth is inversely proportional to gain due to the constant nature of the gain-bandwidth product, this means that a large input capacitance limits the circuit bandwidth. This can also be thought of in terms of stability. Capacitance at an op amp input can create a pole in the frequency domain or a lag in the time domain. This pole can be compensated to make the circuit stable by adding a (deliberate, rather than parasitic) feedback capacitor (C_F). The larger this capacitance, the more limited the circuit bandwidth. Thus it is important to choose an amplifier with low input capacitance and to carefully lay out the board to avoid stray input capacitance and feedback capacitance. See pages 14 and 15 of the LTC6268 data sheet for some practical ideas for reducing stray feedback capacitance which in practice achieves greater than 4x improvement in circuit bandwidth.

The new LTC6268 femptoamp bias current op amp is a good example of an amplifier that is optimized for the performance required by high speed, high dynamic range

Figure 2. Input capacitance includes sensor, board, and amplifier capacitance



를 방지하도록 신중하게 레이아웃 해야 한다. LTC6268 데이터 시트의 14~15 페이지에서는 부유 피드백 커패시턴스를 낮추기 위한 실제적인 방법들에 대해서 설명하고 있다. 그러므로 실제로 회로 대역폭을 4배 이상 향상시킬 수 있다.

Linear Technology의 LTC6268 펄스증폭기 바이어스 전류 연산 증폭기가 바로 이 글에서 설명하고 있는 것과 같은 높은 속도와 높은 동적 범위를 필요로 하는 포토다이오드 회로에 사용하기에 적합한 증폭기 제품이다. LTC6268은 온칩 ESD 보호 다이오드를 부트스트랩핑함으로써 극히 낮은 입력 전류를 달성한다. 입력 전압의 버퍼링 된 모사본을 발생시키고 이것을 분할된 ESD 다이오드로 피드함으로써 정상 동작 시에 다이오드 전압 및 전류를 극히 낮게 유지한다. 그럼으로써 최대 입력 전류가 85°C일 때 0.9pA이고 125°C일 때 4pA이다. **그림 3**은 정격 입력 전류 성능을 보여준다. 이 전류가 여전히 온도에 따라서 상승하고 있으나 다른 증폭기들에 비해서 수십 배 낮은 수준이다. LTC6268은 500MHz 이득 대역폭을 제공하므로, LTC6268 데이터 시트에서 보듯이 20k Ω 트랜스임피던스 이득에 65MHz 대역폭에서부터 499k Ω 트랜스임피던스 이득에 11.2MHz 대역폭에 이르기까지 단일 스테이지 회로가 가능하다. 단 0.45pF 입력 커패시턴스를 사용해서 LTC6268이 총 회로 커패시턴스에 적은 비중만을 기여하므로 높은 대역폭을 유지한다. LTC6268의 입력 참조 전압 및 전류 잡음은 각각 1MHz일 때 4.5nV/ $\sqrt{\text{Hz}}$ 및 100kHz일 때 5.5fA/ $\sqrt{\text{Hz}}$ 이다. 또한 LTC6268은 넓은 대역폭, 낮은 왜곡, 높은 출력 변화율기(slew rate)를 특징으로 함으로써 고속 디지털화 애플리케이션에 사용하기에 적합하다.

시중에는 수천 개까지는 아니더라도 수백 가지 종류의 연산 증폭기 제품들이 나와 있으나 높은 속도와 높은 동적 범위를 필요로 하는 포토다이오드 회로에 적합한 트랜스임피던스 증폭기를 찾아내기가 그렇게 쉽지만은 않다. 각각의 애플리케이션에 따라서 고유한 조합의 성능 특성들을 요구한다. 그러한 특성들은 극히 낮은 입력 바이어스 전류와 입력 전류 온도 드리프트, 높은 속도(다시 말해서 이득 대역폭 곱 및 출력 변화율기), 적절한 낮은 전압 및 전류 잡음, 낮은 입력 커패시턴스 등이다. 또한 누설 전류와 부유 커패시턴스를 최소화하기 위해서는 보드 레이아웃에 신중한 주의를 기울여야 한다. 이러한 요소들은 회로의 정확도와 속도를 제한하기 때문이다. LTC6268은 고성능 TIA 애플리케이션에 사용하기에 적합한 새로운 차원의 연산 증폭기를 제공한다. **SN**

photodiode circuits described in this article. It achieves extremely low input current by bootstrapping the on-chip ESD protection diodes. By creating a buffered replica of the input voltage and feeding that into split ESD diodes, diode voltage and current are kept extremely low during normal operation. The result is guaranteed

max input current of 0.9pA at 85°C and 4pA at 125°C. Typical input current performance is shown in **Figure 3**. While this current still increases over temperature, it is orders of magnitude lower than that of other amplifiers. The LTC6268 offers 500MHz gain bandwidth, enabling the single-stage circuits shown in the LTC6268 data sheet from 20k Ω transimpedance gain with 65MHz bandwidth to 499k Ω transimpedance gain with 11.2MHz bandwidth. With just 0.45pF input capacitance, the LTC6268 contributes only a small portion of the total circuit capacitance, preserving high bandwidth. The input referred voltage and current noise of the LTC6268 is 4.3nV/ $\sqrt{\text{Hz}}$ at 1MHz and 5.5fA/ $\sqrt{\text{Hz}}$ at 100kHz, respectively. Also, the wide bandwidth, low distortion, and high slew rate of the LTC6268 makes it suitable for high speed digitizing applications.

Although hundreds, if not thousands, of op amps are available on the market, finding a suitable transimpedance amp for high speed, high dynamic range photodiode circuits can be remarkably challenging. Each requires its own unique set of performance characteristics, including extremely low input bias current and input current temperature drift, high speed (e.g., gain bandwidth product and slew rate), the right balance of low voltage and current noise, and low input capacitance. Special attention should also be given to board layout to minimize leakage currents and stray capacitances, which would limit the accuracy and speed of the circuit. The LTC6268 represents a new class of op amps that is optimized for high performance TIA applications. **SN**

Figure 3. LTC6268 input bias current remains low over temperature

