

Release Identification: **LTC2261**
2008.10.29

リニアテクノロジー、新製品「LTC2261」ファミリを販売開始

AC 特性を劣化させずに消費電力を既存ソリューションの 3 分の 1 に抑える 14 ビット 125Msps ADC

2008 年 10 月 29 日 - 高性能アナログ IC のリーディングカンパニーであるリニアテクノロジーは、わずか 127mW という、従来ソリューションの 1/3 以下となる消費電力を実現する、低消費電力 14 ビット 125Msps ADC 「LTC2261」ファミリの販売を開始しました。LTC2261 ファミリには、6 種類のピン互換デバイスがあり、125Msps、105Msps、80Msps で 14 ビットの分解能を、125Msps、105Msps、80Msps で 12 ビットの分解能を実現します。これらのデバイスは 2008 年 12 月に量産開始予定で、評価用ボードとサンプルは www.linear.com/2261 より入手いただけます。65Msps/40Msps/25Msps の 14 ビットおよび 12 ビット・バージョンを備えた低速のピン互換ファミリは、2009 年に販売開始予定です。

LTC2261 ファミリには、コマーシャル・グレードとインダストリアル・グレードがあり、1,000 個時の参考単価はいずれも 998 円(税込み)からで、リニアテクノロジー国内販売代理店各社経由で販売されます。また、いずれのデバイスも RoHS に準拠したオプションの鉛フリー・パッケージで発注可能です。詳細情報については、こちらをご参照ください (<http://www.linear.com/ad/highspeedADC.jsp>)。

これまでの高速 ADC は消費電力が大きく、サンプル・レートが高いほど、多くの電力を消費します。また、複数の ADC を使って多数の入力チャネルを測定するシステムや、高温になり ADC の性能を低下させる恐れのある小型の携帯可能なパッケージに収容される場合、熱の放散がより大きな問題となってきます。LTC2261 はフルスピード動作時でも、また消費電力を 0.5mW まで削減するスリープ・モードにおいても、高速データ収集のために電力を大幅に削減するので、電源コードが不要になり、製品をポータブルの世界に移行可能にします。

LTC2261 は 1.8V という低電圧のアナログ電源で動作するので、AC 特性を低下させずに大幅な電力節減を実現します。この ADC はベースバンドでの SNR が 73.4dB、SFDR が 85dB です。また、0.17ps_{RMS} という極めて低いジッタにより、優れたノイズ特性を保ちながら IF 周波数をアンダーサンプリングできます。このように低消費電力と優れた AC 特性を兼ね備えた LTC2261 は、医療用超音波機器や非破壊試験機器などのバッテリー駆動の携帯計測器やマルチチャネル・システムの著しい電力削減要求に応えることができます。この画期的な ADC ファミリの低消費電力なポータビリティは、JTRS ソフトウェア無線や他の携帯型通信機器にも利点を提供します。

LTC2261 は高速 ADC を使用した設計作業を簡素化します。このような設計では、デジタル・ノイズが再度結合してアナログ読み値を歪ませることを回避するために、デジタル出力の配線時に注意が必要です。デジタル・フィードバックの干渉は、ADC 出力スペクトラム内の望ましくないトーンとして見ることができます。この影響を無効にするために、LTC2261

リニアテクノロジー株式会社 www.linear-tech.co.jp

〒102-0094 東京都千代田区紀尾井町 3-6 秀和紀尾井町パークビル 8F

メディアの方お問い合わせ先: リニアテクノロジー(株) マーケティング 高橋和渡 TEL 03-5226-7291 ktakahashi@linear.com

ミアキス・アソシエイツ 河西 TEL 0422-47-5319 linear-pr@miacis.com

記事掲載時お問合せ先: リニアテクノロジー(株) TEL 03-5226-7291 (代表) www.linear-tech.co.jp

はデータ・ランドマイザを内蔵することによりデジタル出力が送信される前にその出力をランダム化し、このエネルギーをノイズフロア内に拡散することによって望ましくないトーンの振幅を大幅に減少させることができます。このデータ・エンコード方式を採用することにより、デジタル・フィードバックによって生じる残余トーンを 10dB ~ 15dB 削減することができます。

LTC2261 の革新的なデジタル出力は、フルレート CMOS、ダブルデータレート CMOS、ダブルデータレート LVDS のいずれかに設定することができます。ダブルデータレートのデジタル出力では、クロックの立ち上がり/立ち下りの両方のエッジでデータを送信することができるので、必要なデータラインの数が半減します。また、個別の出力電源により、CMOS 出力は 1.2V ~ 1.8V の範囲で振幅します。

6mm × 6mm QFN パッケージで供給される LTC2261 は、50%以外のクロック・デューティサイクルを容易に利用できるクロック・デューティサイクル・スタビライザ回路を内蔵し、プログラム可能なデジタル出力タイミング、プログラム可能な LVDS 出力電流、オプションの LVDS 出力終端を特長としています。これらの特長を組み合わせることにより、ADC とマイクロコントローラ間のデータ送信の柔軟性が向上します。

LTC2261 ファミリの特長:

- SNR: 73.4dB
- SFDR: 85dB
- 低消費電力: 127mW/106mW/89mW
- 単一 1.8V 電源
- CMOS、DDR CMOS または DDR LVDS 出力
- 選択可能な入力範囲: $1V_{P-P} \sim 2V_{P-P}$
- 800MHz フルパワー帯域幅 S/H
- オプションのデータ出力ランドマイザ
- オプションのクロック・デューティサイクル・スタビライザ
- シャットダウン・モードとナップ・モード
- 設定用のシリアル SPI ポート
- ピン互換の 14 ビットおよび 12 ビット・バージョン
- 40 ピン (6mm × 6mm) QFN パッケージ

フォトキャプション: 127mW の 125Msps ADC

Copyright: 2008 Linear Technology

以上

リニアテクノロジー株式会社 www.linear-tech.co.jp

〒102-0094 東京都千代田区紀尾井町 3-6 秀和紀尾井町パークビル 8F

メディアの方お問い合わせ先: リニアテクノロジー(株) マーケティング 高橋和渡 TEL 03-5226-7291 ktakahashi@linear.com

ミアキス・アソシエイツ 河西 TEL 0422-47-5319 linear-pr@miacis.com

記事掲載時お問い合わせ先: リニアテクノロジー(株) TEL 03-5226-7291 (代表) www.linear-tech.co.jp