

## LT1567デュアル・アンプ構成ブロックを使った 低ノイズ差動回路の設計 - デザインノート291

Philip Karantzalis

はじめに

多くの通信システムには差動の、低レベル(400mV~1V ピーク・トゥ・ピーク)の、アナログ・ベースバンド信号が使われ、ベースバンド回路は単一の低電圧電源(3V~5V)で動作します。ベースバンド信号の調整に使用されるどの差動アンプ回路も低ノイズでなければならず、信号の最大ダイナミック・レンジを実現するために電源電圧にほとんど等しい出力電圧振幅を必要とします。低ノイズ(電圧ノイズ密度が1.4nV/√Hz)のオペアンプでユニティゲイン・インバータであるLT®1567は、低ノイズ差動回路の設計に最適のアナログ構成ブロックです(図1参照)。LT1567アンプの利得帯域幅は160MHzで、スルーレートは5MHzまでの信号周波数に対して十分です。LT1567は2.7V~12Vの総電源で動作します。5Vと3Vの単一電源を使った場合、出力電圧振幅は1kの負荷でそれぞれ4.4Vと2.6Vのピーク・トゥ・ピークが保証されています。LT1567は8ピンMSOP表面実装パッケージで供給されます。

ノイズは19μVRMSです(0.2VRMSの低レベル差動信号の場合、SN比が非常に良く、80.4dBもあります)。ピン5(VREF)の電圧により、回路に柔軟にDCバイアスを与えることができ、電圧ドライバやリファレンス電圧ソース(単一3V電源では、VREFの範囲は0.9V ≤ VREF ≤ 1.9Vです)で設定することができます。単電源回路では、入力信号がDC結合されていると、リニア領域内で回路をバイアスするのに入力DC電圧(VINDC)が必要です。VINDCがVREFの範囲内だと、VREFをVINDCに等しくすることができ、VO1とVO2の出力DC同相電圧(VOUTCM)はVREFに等しくなります。ただし、クリップしないLT1567の出力振幅を最大にするには、DCの同相出力電圧をV+/2に設定する必要があります。入力信号は回路の入力抵抗R1にAC結合することができ、VREFは後に続く回路(たとえば、I/Qモジュレータの入力)に必要なDC同相電圧に設定することもできます。

LT、LTCとLTはリニアテクノロジー社の登録商標です。

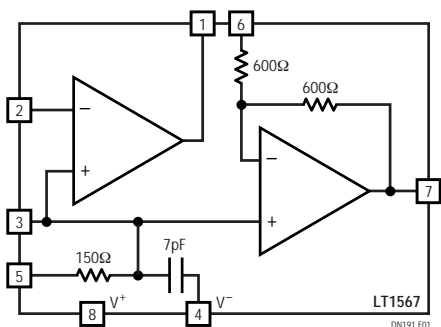


図1. LT1567アナログ構成ブロック

シングルエンド入力から差動出力へ変換するアンプ

シングルエンドの入力から差動信号を生成する回路を図2に示します。差動出力ノイズはアンプのノイズ、抵抗R1とR2のノイズ、およびノイズ帯域幅の関数です。たとえば、R1とR2がそれぞれ200Ωだと、差動出力電圧ノイズ密度は9.5nV/√Hzで、4MHzのノイズ帯域幅では、全差動出力

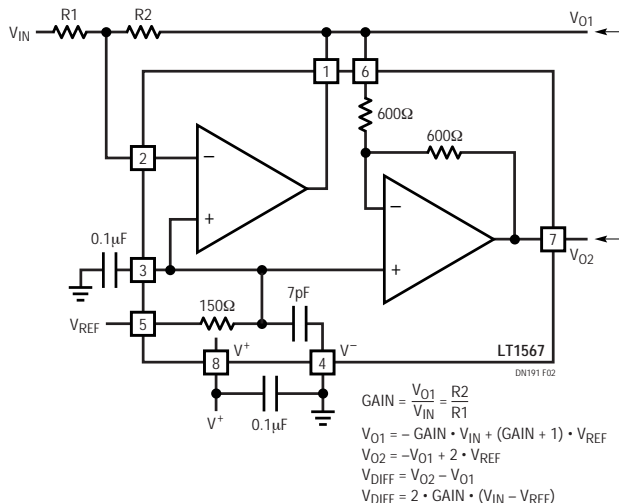


図2. シングルエンド入力から差動出力へ変換するアンプ

## 差動バッファ/ドライバ

差動バッファとして接続されたLT1567を図3に示します。差動出力電圧ノイズ密度は $7.7\text{ nV}/\sqrt{\text{Hz}}$ です。図3の差動バッファ回路は、同相DC電圧( $V_{\text{INCM}}$ )を $V_{\text{REF}}$ 電圧( $V_{\text{OUTCM}} = 2 \cdot V_{\text{REF}} - V_{\text{INCM}}$ )によって設定される出力同相DC電圧( $V_{\text{OUTCM}}$ )に変換します。たとえば、単一5V電源回路では、 $V_{\text{INCM}}$ が0.5Vで $V_{\text{REF}}$ が1.5Vだと、 $V_{\text{OUTCM}}$ は2.5Vです。

## 差動入力からシングルエンド出力へ変換するアンプ

差動入力をシングルエンド出力に変換する回路を図4に示します。1に等しい利得の場合( $R_1 = R_2 = 604\ \Omega$  で $V_{\text{OUT}} = V_2 - V_1$ )、入力を基準にした差動電圧ノイズ密度は $9\text{ nV}/\sqrt{\text{Hz}}$ で、4MHzのノイズ帯域幅で $0.2\text{ V}_{\text{RMS}}$ の入力の場合、差動入力のSN比は80.9dBです。入力のAC同相除去比は抵抗 $R_1$ と $R_3$ のマッチングおよびLT1567インバータの利得の許容誤差に依存します(1%抵抗を使い、インバータの利得の許容誤差が2%の場合、同相除去比は1MHzまで少なくとも40dBです)。差動入力にDC結合されていると、 $V_{\text{REF}}$ は入力同相電圧( $V_{\text{INCM}}$ )に等しく設定する必要があります。 $V_{\text{REF}}$ が $V_{\text{INCM}}$ より大きいと、ピン7のピーク電圧は出力電圧の振幅リミットを超すことがあります。アンプの出力のDC電圧( $V_{\text{OUT}}$ 、ピン1)は $V_{\text{REF}}$ です。

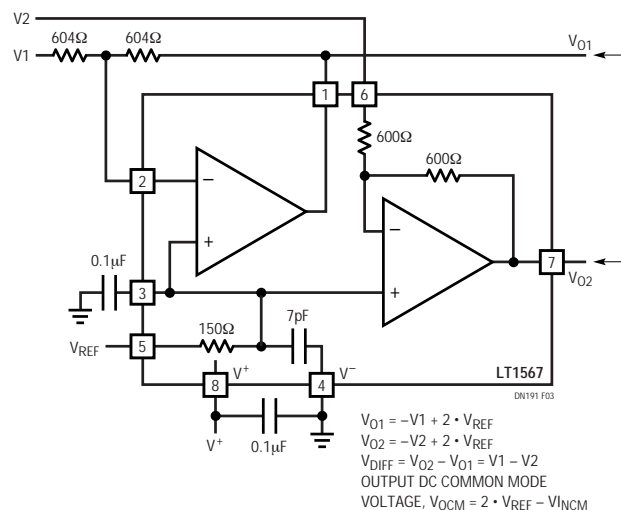


図3．差動入力と出力バッファ/ドライバ

## データシートのダウンロード

<http://www.linear-tech.co.jp/ds/j1567i.html>

お問い合わせは当社または下記代理店まで（50音順）

東京エレクトロデバイス株式会社  
〒224-0045 横浜市都築区東方町1  
TEL(045)474-5114 FAX(045)474-5617

株式会社トーメンエレクトロニクス  
〒108-8510 東京都港区港南1-8-27  
TEL(03)5462-9615 FAX(03)5462-9695

## LT1567用の無償デザイン・ソフトウェア

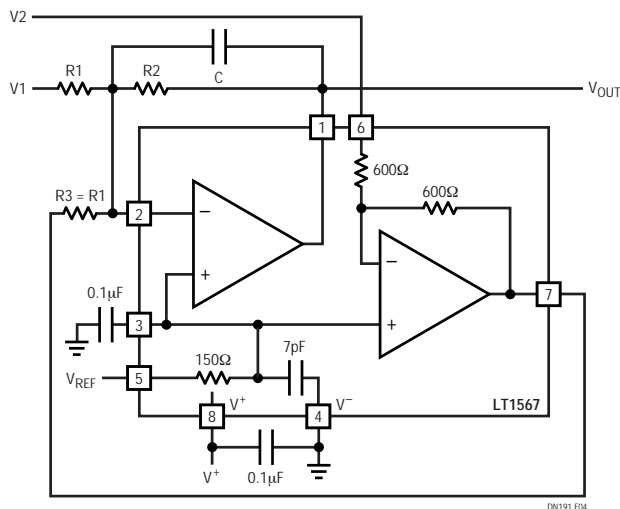
LT1567を使ったローパス・フィルタやバンドパス・フィルタを設計するための、スプレッドシートをベースにしたデザイン・ツールを[www.linear.com](http://www.linear.com)から入手することができます。

簡単に使えるこのスプレッドシートでは、望みの2次か3次のチェビシェフまたはバターワースのローパス・フィルタまたは2次のバンドパス・フィルタの所期のコーナー（または中心）周波数、パスバンド利得、およびコンデンサの値をユーザーが定義する必要があります。

スプレッドシートは必要な外部部品の標準値を出力し、回路図を表示します。

## まとめ

1個のLT1567と2個または3個の抵抗を使って、5MHzまでの低ノイズ差動回路を設計するのは簡単です。LT1567を使って、差動の低ノイズの2次か3次のローパス・フィルタおよび2次のバンドパス・フィルタを作ることできます。



$$\text{GAIN} = \frac{R_2}{R_1}, R_3 = R_1$$

$$V_0 = \text{GAIN} (V_2 - V_1) + V_{\text{REF}}$$

$$f_{-3\text{dB}} \text{ BANDWIDTH AT } V_{\text{OUT}} = \frac{1}{2 \cdot \pi \cdot R_2 \cdot C} \leq 5\text{MHz}$$

IF  $R_1 = R_3 = 604\ \Omega$ , THEN

$R_2$	$V_{\text{IN}}^*$	GAIN
604Ω	9.0	1
1.21k	8.4	2
2.43k	8.1	4

$$\text{NOISE AT } V_{\text{OUT}} = \text{GAIN} \cdot V_{\text{IN}} \cdot \sqrt{f_{\text{NBW}}} \quad f_{\text{NBW}} = 1.57 \cdot f_{-3\text{dB}}$$

\*  $V_{\text{IN}}$ は入力を基準にした、 $\text{nV}/\sqrt{\text{Hz}}$ 単位の差動電圧ノイズ密度です。

図4．差動入力からシングルエンド出力に変換するアンプ

## リニアテクノロジー株式会社

102-0094 東京都千代田区紀尾井町3-6 秀和紀尾井町パークビル 8F  
TEL(03)5226-7291 FAX(03)5226-0268  
<http://www.linear-tech.co.jp>

dn291f 0802 39K • PRINTED IN JAPAN

LINEAR TECHNOLOGY  
© LINEAR TECHNOLOGY CORPORATION 2002