

2.7Vでレール・トゥ・レール動作する高速オペアンプ

デザインノート 241

Glen Brisebois

新製品のLT[®]1806およびLT1809は、レール・トゥ・レール入力および出力を備えた高速オペアンプです。LT1806は、低ノイズ(3.5nV/√Hz)および低オフセット(100μV標準、550μV最大)を達成するよう最適化されており、325MHzの利得帯域幅積を有します。また、LT1809は低歪み(5MHzまで-90dBc)を達成するよう最適化されており、利得帯域幅積は180MHzです。どちらのアンプも85mAの出力ドライブ能力を持ち、コマーシャル温度範囲およびインダストリアル温度範囲において、3V、5V、±5V電源で完全に仕様が規定されています。

並列複合アンプは重負荷で低歪みを達成

低歪みを達成するだけでも容易ではありませんが、重負荷をドライブする場合はさらに困難が伴います。図1に各アンプが異なる役割を持つ並列複合トポロジーを示します。アンプU1は、50 の出力分圧器によって生じる減衰に対応するために、標準利得が2になるように構成されています。アンプU1だけでも負荷をドライブできますが、歪み指数が悪化することになります。したがって、アンプU2の利得をU1よりもわずかに高くし、利得と減衰の積がU1の利得2と整合するように設定して、アンプU2の出力を10 の減衰抵抗を通して回路出力に結合します。これにより、重負荷電流はU2の出力から供給され、U1には現れません。U2に重負荷電流が流れると、大きな歪みが生じますが、これらの歪み成分は10 抵抗によってデカップリングされ、U1によって補正されます。基本的に、U2が電力を供給し、U1が精度を実現します。

これによって回路特性が向上しますが、さらに改善する余地があります。一般に、出力を「A級動作にする(つまりバイアス電流がピーク負荷電流より大きい)」と、歪みが低下します。これは、単純な負荷抵抗を使用し、電源レールの1

つに対して行われることがよくあります。残念ながら、負荷電流がすでに高い場合は、負荷電流を増やすと状況が悪化するだけです。ただし、パワー・アンプU2に小さなオフセット電圧をもたせると、一種の「トラッキング」A級動作を実現できます。これにより、出力に小さなDCシフトが生じ、U1の出力段のバイアス電流が増加します。このDCオフセットは、R7を通して V_A に注入され、リアルタイム要求条件に適合するよう動的に調整できます。表1に $\pm 5V$ 電源、2.5MHz、1V_{P-P}入力信号で得られる結果を示します。最後の項目は3V_{P-P}のスループットです。図に示す回路は

 LTC、LTはリニアテクノロジー社の登録商標です。

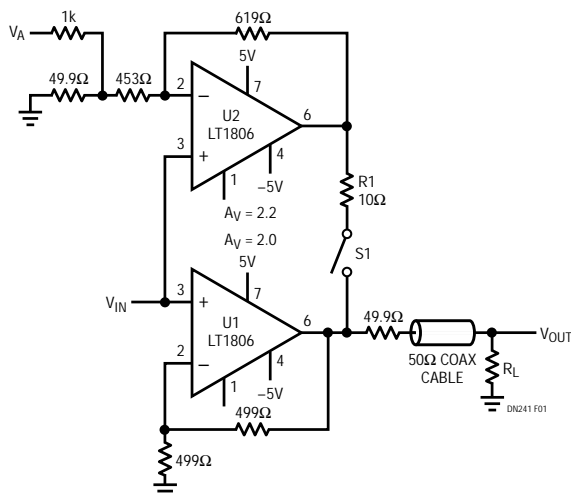


図1. 並列複合アンプ：U2が電流を供給し、U1の負荷を軽減。U1は補正電流のみ提供

表1. 図1の回路の歪み(2.5MHz、 $V_{S1/PP|Y} = \pm 5V$)

V _{IN}	S1	V _A	R _L	V _{OUT}	高調波		I _{SUPPLY}	注
					2次	3次		
1V _{P-P}	オープン	0V	1M	2V _{P-P}	-92dBc	-98dBc	22mA	軽負荷時は低歪み
1V _{P-P}	オープン	0V	50Ω	1V _{P-P}	-80dBc	-84dBc	24mA	負荷が増大すると、歪みが悪化
1V _{P-P}	クローズ	0V	50Ω	1V _{P-P}	-90dBc	-99dBc	25mA	U2により、歪みが改善
1V _{P-P}	クローズ	1.5V	50Ω	1V _{P-P}	-94dBc	-99dBc	28mA	オフセットを追加すると、歪みがさらに改善
3V _{P-P}	クローズ	1.5V	50Ω	3V _{P-P}	-85dBc	-77dBc	36mA	より高い振幅での結果

非反転型なので、入力インピーダンスが高く、ドライブが容易である点に注目してください。

この並列複合トポロジーの直列複合トポロジーに対する利点として、補償に面倒な注意を払う必要がなく、オペアンプの有効帯域幅も低下しないことがあげられます。トレードオフは電源電流の増加ですが、 $3V_{P-P}$ 信号だけでも $\pm 30mA$ のピーク電流を必要とすることを忘れないでください。したがって、達成できる低い歪みレベルを考慮すれば、 $36mA$ の電源電流が大きいいとはいえません。この例では、2つのLT1806を使用して低ノイズおよび高帯域幅を実現しましたが、要求条件に応じて、他のアンプをこのトポロジーに構成することもできます。

LT1809を使用した

レール・トゥ・レール・パルス幅変調器

バイナリ変調方式を使用して、効率を改善し、物理的な回路サイズを縮小します。この方式では、出力ドライバ・トランジスタの消費電力を低減することによってこれを達成しています。通常のA級またはAB級アンプでは、出力トランジスタに電圧降下と電流が同時に存在するため、 $V \cdot I$ に比例して電力損失が発生します。バイナリ変調方式では、出力トランジスタは、バイポーラまたはFETに関係なく、ハードオンおよびハードオフされるため、電流と同時に電圧降下が発生することはありません。図2の回路はバイナリ変調方式の一例を示しており、この場合はパルス幅変調を行っています。

良好なリニア・レール・トゥ・レール電圧ランプを生成するために、LT1809は積分器として構成されています。ラ

ンプの極性は、コンパレータAからR4への出力によって決まります。コンパレータAのR1の大きなヒステリシスとLT1809の帰還によって、これらのデバイスは絶えず互いに反転しあうようになり、1MHzの三角波が発生します。これによって、パルス幅変調器の通常の前半部分が構成されますが、この構成の長所はフルスケール・アナログ入力が可能でレール・トゥ・レールであることです。三角波が発生すると、パルス幅変調器の残りの部分は簡単であり、LT1714の後半部分を使用して単純な比較を行うように構成されます。三角波および比較的低速で変化するアナログ信号(ユーザの見方により、変調信号または被変調信号)が、コンパレータBの入力に供給され、コンパレータBの出力はアナログ入力電圧をパルス幅変調したものになります。アナログ入力電圧が高くなるほど、出力パルス幅は広くなります。したがって、時間平均出力レベルはアナログ入力電圧に比例します。このバイナリ出力は、モータやスピーカの巻線電流を、たとえば固有のローパス特性で直接制御するパワー・トランジスタに供給することができます。出力パワー・トランジスタのクロス・コンダクションが発生しないよう注意しなければなりません。

パルス幅変調信号の直線性は、出力に単純な2ポールRCフィルタを配置すれば(図2参照)簡単に確認できます。これにより、信号が復調され、オシロスコープで観察して、もとの入力信号と比較できるようになります。スペクトル・アナライザと1kHzの基準信号を使用して、この回路の歪み成分を測定したところ、単一5V電源で約 $3.5V_{P-P}$ までは $-50dB\alpha(0.3\%)$ 以上であり、回路が $5V_{P-P}$ でクリップされると $-30dB\alpha(3\%)$ になりました。

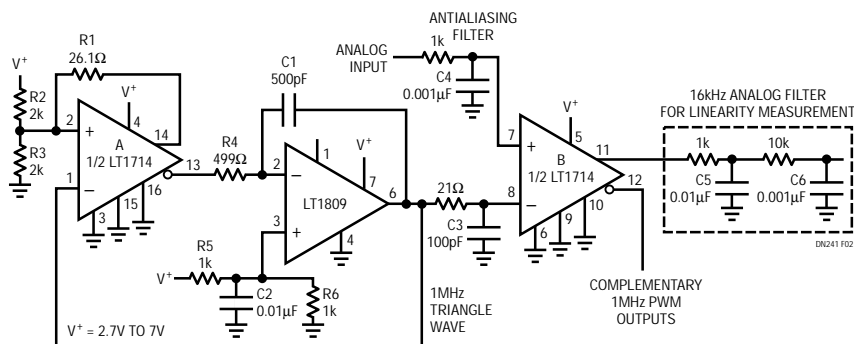


図2. レール・トゥ・レール1MHzパルス幅変調器

データシートのダウンロード

<http://www.linear-tech.co.jp/ds/j1806i.html>

<http://www.linear-tech.co.jp/ds/j1809i.html>

お問い合わせは当社または下記代理店まで(50音順)

東京エレクトロデバイス株式会社

〒224-0045 横浜市都築区東方町1
TEL(045)474-5114 FAX(045)474-5624

株式会社トーマンエレクトロニクス

〒108-8510 東京都港区港南1-8-27
TEL(03)5462-9615 FAX(03)5462-9695

株式会社マクニカ

〒226-8505 横浜市緑区白山1-22-2
TEL(045)939-6104 FAX(045)939-6105

リニアテクノロジー株式会社

162-0814 東京都新宿区新小川町1-14 NAOビル5F
TEL(03)3267-7891 FAX(03)3267-8510
<http://www.linear-tech.co.jp>

dn241f 1000 6K • PRINTED IN JAPAN


© LINEAR TECHNOLOGY CORPORATION 2000