

出力コンデンサを減らすアクティブ電圧ポジショニング

デザインノート 224

Robert Sheehan

はじめに

今日の低電圧、高電流マイクロプロセッサ用電源の需要を満たす鍵は、電源性能、特に過渡応答性能です。負荷ステップ中の電圧偏差を最小限に抑えるために、最近「アクティブ電圧ポジショニング」と名付けられたテクニックが注目を集め、ポータブル・コンピュータ市場で人気が高まっています。この利点としては、出力フィルタの容量を増やすことなく、与えられた負荷ステップに対してピーク・ツー・ピーク出力電圧偏差が低くなることです。また、同じピーク・ツー・ピーク過渡応答を維持するのであれば、出力フィルタ容量を低減できます。

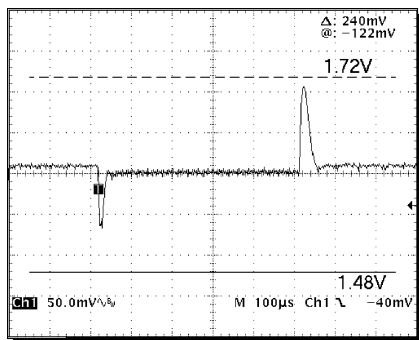
基本原理

「アクティブ電圧ポジショニング(AVP)」は、電源出力電圧を負荷電流に依存してある点に設定することを意味します。負荷が最小のとき、出力電圧は公称電圧レベルよりもわずかに高く設定されます。負荷が最大のときには、出力電圧は公称電圧レベルよりもわずかに低く設定されます。実際上、DC負荷レギュレーションが低下しますが、負荷過渡電圧偏差は大幅に改善されます。これは新しいアイデアではなく、多くの論文で講評され解説されてきました。新しいのは、マイクロプロセッサ用電源の過渡応答問題を解決するのにこの原理を応用したことです。いくつかの数値からこれがどのように働くかを検証してみます。

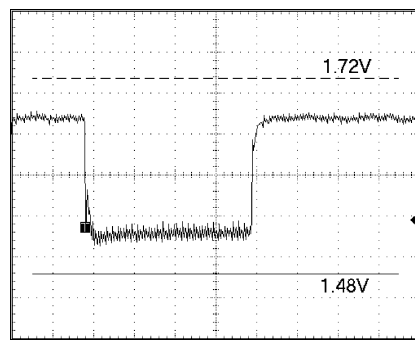
$\pm 6\%$ ($\pm 90\text{mV}$)の過渡ウィンドウで、負荷に15Aを供給できる公称1.5V出力を想定します。最初のケースでは、完全なDCレギュレーションを行う古典的なコンバータを検討してください。スルーレートが $100\text{A}/\mu\text{s}$ の10A負荷ステップを使用します。初期電圧スパイクは、出力コンデンサの等価直列抵抗(ESR)およびインダクタンス(ESL)によってのみ決定されます。 $470\mu\text{F}$ 、 $30\text{m}\Omega$ 、 3nH のタンタル・コンデンサを8個使用した場合、 $\text{ESR} = 3.75\text{m}\Omega$ および $\text{ESL} = 375\text{pH}$ となります。初期電圧降下は $(3.75\text{m}\Omega \cdot 10\text{A}) + (375\text{pH} \cdot 100\text{A}/\mu\text{s}) = 75\text{mV}$ です。これにより設定点の精度に1%のマージンが得られます。最大負荷と最小負荷過渡、最小負荷と最大負荷過渡に対して、両方向に電圧振幅が見られ、結果的な偏差は $2 \cdot 75\text{mV} = 150\text{mV}$ ピーク・ツー・ピークとなります(図2a)。

ここで、アクティブ電圧ポジショニングを使用した同じ過渡を調べてみます。最小負荷で出力をわざと3%(45mV)高く設定します。最大負荷では、出力電圧を3%低く設定します。最小負荷から最大負荷の過渡では、出力電力は45mV高くスタートし、最初に75mV低下した後、公称値より45mV低いレベルで安定します。最大負荷から最小負荷の過渡では、出力電力は45mV低くスタートし、75mV上昇し公称値より35mV高くなり、その後公称値より45mV高い

LT, LTC, LTはリニアテクノロジー社の登録商標です。

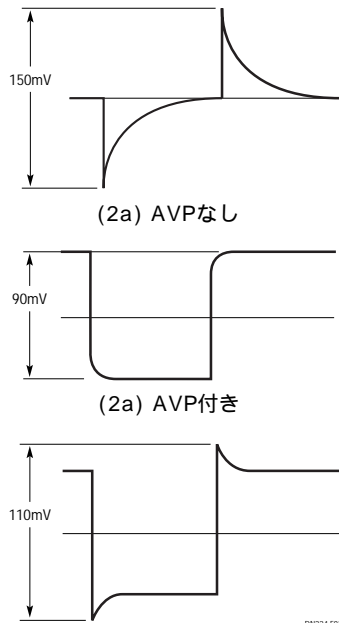


(1a) AVPなし - 出力コンデンサ4個



(1b) AVP付き - 出力コンデンサ3個

図1. 0Aから12Aの負荷ステップに対する過渡応答



(2c) AVP、出力コンデンサを減らした場合

図2. 過渡応答の比較

レベルで安定します。この場合、結果的な偏差は $2 \cdot 45\text{mV} = 90\text{mV}$ ピーク・ツー・ピークです(図2b)。ここで、出力コンデンサの数を8個から6個に減らします。ESR = 5m および ESL = 500pHです。ここで、過渡電圧ステップは、 $(5\text{m} \cdot 10\text{A}) + (500\text{pH} \cdot 100\text{A}/\mu\text{s}) = 100\text{mV}$ となります。オフセットが45mVのとき、結果的に生じる変化はセンターを中心に $\pm 55\text{mV}$ 、または110mVピーク・ツー・ピークです(図2c)。出力コンデンサを25%減らしても最初の仕様は問題なく満足します。

電圧ポジショニングの別の利点は、CPUの消費電力がどんどん減少することです。出力電圧を15Aで1.50Vに設定すると負荷電力は22.5Wになります。出力電圧を1.47Vに低下させると、負荷電流は14.7Aになり、負荷電力は21.6Wになります。実質的な節約電力は0.9Wです。

基本的な実現方法

電圧ポジショニングを実現するには、負荷電流をセンスする方法が必要です。この情報は出力電圧を正しい方向に移動するのに使用しなければなりません。LTC1736などの電流モード・コントローラの場合、電流センス抵抗がすでに使用されています。誤差アンプの利得を制御することによって、要求に対応することができます。

電流モード制御の例 - LTC®1736

図6にLTC1736の基本電力段と帰還補償回路を示します。AVPのない回路では R_{A1} と R_{A2} がなく、 C_C と R_C が設置されています。20V入力/1.6V出力での過渡応答を図1aに示します。電圧ポジショニングを実現するために、 I_{TH} ピンでの誤差アンプ利得を制御します。内部 g_m アンプの利得は $g_m \cdot R_O$ です。ここで、 g_m はトランスコンダクタンス(mhos)、 R_O は出力インピーダンス(k)です。 I_{TH} ピンの電圧は負荷電流に比例します。このアプリケーションでは、0.48V = 最小負荷、1.2V = 1/2負荷、および2V = 最大負荷です。 $R_O = 600\text{k}$ および $g_m = 1.3\text{mmho}$ です。電圧分割器を5V $INTV_{CC}$ から1.2Vに設定することにより、利得は1/2負荷での公称DC設定点に影響を与えずに制限できます。また、アンプ R_O と並列にテブナン等価抵抗が配置されています。図6の R_{A1} および R_{A2} の値を使用すると、有効な R_O は $600\text{k} \parallel 91\text{k} \parallel 27\text{k} = 20.12\text{k}$ になります。アンプ入力での電圧偏差は $\Delta V_{FB} = \Delta V_{I_{TH}} / (g_m \cdot R_{Oeff})$ です。 $\Delta V_{FB} = (2.0\text{V} - 0.48\text{V}) / (1.3\text{mmho} \cdot 20.12\text{k}) = 58\text{mV}$ で、これは公称1/2負荷設定点から $\pm 29\text{mV}$ です。

アンプの入力を公称値から $\pm 30\text{mV}$ 以上にしないよう注意してください。超えた場合は動作が非直線になります。 V_{FB} でのDCリファレンス電圧は0.8Vで、 V_{OUT} は1.6Vに設定されるので、 $\Delta V_{OUT} = 2 \cdot \Delta V_{FB} = 116\text{mV}$ となります。結果的に生じる過渡応答を図1bに示します。出力コンデンサの使用個数が少なく済み、過渡性能が改善されました。

AVPオフセットの最適量は $\Delta I \cdot \text{ESR}$ と等しくなります。図1bにこの状態を示します。

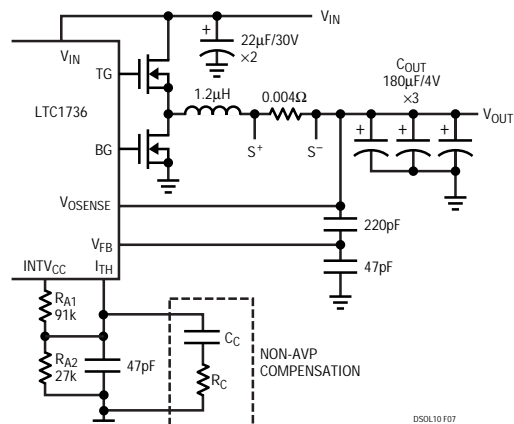


図3. AVP付きLTC1736

お問い合わせは当社または下記代理店まで（50音順）

東京エレクトロデバイス株式会社
〒224-0045 横浜市都築区東方町1
TEL(045)474-5114 FAX(045)474-5617

株式会社トーマンエレクトロニクス
〒108-8510 東京都港区港南1-8-27
TEL(03)5462-9615 FAX(03)5462-9695

株式会社マクニカ
〒226-8505 横浜市緑区白山1-22-2
TEL(045)939-6104 FAX(045)939-6105

リニアテクノロジー株式会社

162-0814 東京都新宿区新小川町1-14 NAOビル5F
TEL(03)3267-7891 FAX(03)3267-8510
<http://www.linear-tech.co.jp>

dn224 1199 SK • PRINTED IN JAPAN

LINEAR
TECHNOLOGY
© LINEAR TECHNOLOGY CORPORATION 1999